

## Autoreferat

**1. Imię i nazwisko:** Zbigniew Czaja

**2. Posiadane dyplomy, stopnie naukowe – z podaniem nazwy, miejsca i roku ich uzyskania oraz tytułu rozprawy doktorskiej**

- Magister inżynier – dyplom z wyróżnieniem – Wydział Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej w 1995 roku, temat pracy magisterskiej: „Oprogramowanie mikrokontrolerowego sterownika wektorowego miernika immitancji”.
- Doktor nauk technicznych w dyscyplinie elektronika – Wydział Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej w 2001 roku, temat rozprawy doktorskiej: „Wejściowo-wyjściowa diagnostyka analogowych układów elektronicznych oparta na przekształceniu biliniowym”.

**3. Informacje o dotychczasowym zatrudnieniu w jednostkach naukowych**

- 1 listopada 1995 r. – 30 listopada 2001 r. – pracownik naukowo dydaktyczny na stanowisku asystenta w Katedrze Miernictwa Elektronicznego, Wydział Elektroniki, Telekomunikacji i Informatyki, Politechnika Gdańska.
- 1 kwietnia 1998 r. – 14 marca 2003 r. – administrator sieci komputerowej w Ośrodku Informatycznym Politechniki Gdańskiej.
- 1 grudnia 2001 r. – obecnie – pracownik naukowo dydaktyczny na stanowisku adiunkta w Katedrze Metrologii i Optoelektroniki, Wydział Elektroniki, Telekomunikacji i Informatyki, Politechnika Gdańska.

**4. Wskazanie osiągnięcia wynikającego z art. 16 ust. 2 ustawy z dnia 14 marca 2003 r. o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki (Dz. U. nr 65, poz. 595 ze zm.)**

**a) Tytuł osiągnięcia naukowego:**

Jednotematyczny cykl publikacji zatytułowany „**Metody diagnostyczne i środki do testowania, samo-testowania i identyfikacji parametrycznej części analogowych elektronicznych systemów wbudowanych**”.

**b) (autor/autorzy, tytuł/tytuły publikacji, rok wydania, nazwa wydawnictwa):**

Publikacje w czasopismach indeksowanych w bazie ISI Journal Citation Reports (10):

- [1]. Czaja Z., Zielonko R., Fault diagnosis in electronic circuits based on bilinear transformation in 3-D and 4-D spaces, 2003, IEEE Transactions on Instrumentation and Measurement, Vol. 52, No. 1, pp. 97-102.
- [2]. Czaja Z., Zielonko R., On fault diagnosis of analogue electronic circuits based on transformations in multi-dimensional spaces, 2004, Measurement, Vol. 35, No. 3, pp. 293-301.
- [3]. Czaja Z., A diagnosis method of analog parts of mixed-signal systems controlled by microcontrollers, 2007, Measurement, Vol. 40, Issue 2, pp. 158-170.
- [4]. Czaja Z., Using a square-wave signal for fault diagnosis of analog parts of mixed-signal electronic embedded systems, 2008, IEEE Transactions on Instrumentation and Measurement, Vol. 57, No. 8, pp. 1589-1595.
- [5]. Czaja Z., A method of fault diagnosis of analog parts of electronic embedded systems with tolerances, 2009, Measurement, Vol. 42, Issue 6, pp. 903-915.
- [6]. Czaja Z., Wykorzystanie przetworników A/C wbudowanych w mikrokontrolery do pomiarów parametrów sygnałów zmiennych, 2010, Przegląd Elektrotechniczny (Electrical Review), R. 86, Nr 9, s. 5-8.
- [7]. Toczek W., Czaja Z., Diagnosis of fully differential circuits based on fault dictionary implemented in the microcontroller systems, 2011, Microelectronics Reliability, Vol. 51, Issue 8, pp. 1413-1421.
- [8]. Czaja Z., Implementacja metody diagnostycznej opartej na wielokrotnym próbkowaniu odpowiedzi czasowej w mieszanym sygnałowo mikrosystemie elektronicznym, 2011, Przegląd Elektrotechniczny (Electrical Review), R. 87, Nr 9a/2011, s. 33-36.
- [9]. Czaja Z., Kowalewski M., Zielonko R., Wykorzystanie klasyfikatora z dwucentrowymi funkcjami bazowymi do diagnostyki uszkodzeń części analogowych elektronicznych systemów wbudowanych, 2011, Przegląd Elektrotechniczny (Electrical Review), R. 87, Nr 10/2011, s. 184-187.
- [10]. Czaja Z., A microcontroller system for measurement of three independent components in impedance sensors using a single square pulse, 2012, Sensors and Actuators A: Physical, Vol. 173, Issue 1, pp. 284-292.

Publikacje w czasopismach recenzowanych (4):

- [11]. Czaja Z., Wejściowo-wyjściowa metoda detekcji uszkodzeń w elektronicznych układach analogowych uwzględniająca tolerancje elementów, 2004, Diagnostyka 2004: 3rd International Congress of Technical Diagnostics DIAGNOSTICS`2004, Vol. 30, t. 1, s. 119-122.
- [12]. Czaja Z., Lokalizacja uszkodzeń w częściach analogowych wbudowanych systemów elektronicznych z uwzględnieniem tolerancji elementów, 2007, Pomiar, Automatyka, Kontrola, Vol. 53, Nr 9 bis, s. 731-734.
- [13]. Czaja Z., Załęski D., Wykorzystanie logiki rozmytej do diagnostyki uszkodzeń części analogowych w elektronicznych systemach wbudowanych, 2007, Pomiar, Automatyka, Kontrola, Vol. 53, Nr 9 bis, s. 735-738.

[14]. Czaja Z., Załęski D., Diagnostyka uszkodzeń analogowych we wbudowanych systemach elektronicznych z wykorzystaniem interpretera logiki rozmytej, 2007, Elektronika - konstrukcje, technologie, zastosowania, Nr 9, s. 17-22.

Publikacje w wydawnictwach zbiorowych recenzowanych (17):

[15]. Czaja Z., A self-testing approach to testing of mixed analog-digital microsystems based on microcontrollers, 2003, Proc. of the XVIII IMEKO World Congress, Dubrovnik, Croatia, pp. 742-745. <sup>(1)</sup>

[16]. Czaja Z.: Metoda diagnostyki uszkodzeń parametrycznych w mieszanych sygnałowo mikrosystemach elektronicznych, 2004, Materiały Kongresowe Kongres Metrologii KM'2004, Wrocław.

[17]. Czaja Z., Załęski D., Implementation of an input-output method of diagnosis of analog electronic circuits in embedded systems, 2005, Proc. of the 10th IMEKO TC10 International Conference on Technical Diagnostics, Budapest, Hungary, pp. 145-150.

[18]. Czaja Z., Załęski D., Diagnostyka części analogowej elektronicznych systemów wbudowanych z zastosowaniem modelowania rozmytego, 2006, Zeszyty Naukowe Wydziału ETI Politechniki Gdańskiej, Nr 4, Seria: Technologie Informacyjne, Gdańsk, s. 23-30.

[19]. Czaja Z., A fault diagnosis method of analog electronic circuits for the mixed-signal systems controlled by microcontrollers, 2006, Proc. of the IMTC 2006, Sorrento, Italy, CD-ROM, 6 pages. <sup>(2)</sup>

[20]. Czaja Z., Zielonko R., Measurements of circuit functions of analog parts of mixed-signal systems by microcontrollers, 2006, Proc. of the XVIII IMEKO World Congress, Rio de Janeiro, Brazil, CD-ROM, 6 pages. <sup>(1)</sup>

[21]. Czaja Z., Załęski D., Employing a fuzzy logic based method to the fault diagnosis of analog parts of electronic embedded systems, 2007, Proc. of the IMTC 2007, Warsaw, Poland, CD-ROM, 6 pages. <sup>(2)</sup>

[22]. Czaja Z., A fault diagnosis algorithm of analog circuits based on node voltage relation, 2008, Proc. of the 12th IMEKO TC1 & TC7 Joint Symposium, Annecy, France, pp. 297-304. <sup>(1)</sup>

[23]. Czaja Z., Testing of analog parts of electronic embedded systems with limited access to internal nodes, 2008, Proc. of the 12th IMEKO TC1 & TC7 Joint Symposium, Annecy, France, pp. 305-312. <sup>(1)</sup>

[24]. Czaja Z., Kowalewski M., A new method for diagnosis of analog parts in electronic embedded systems with two-center radial basis function neural networks, 2008, Proc. of the 16<sup>th</sup> IMEKO TC4 Symposium, Florence, Italy, pp. 743-748. <sup>(1)</sup>

[25]. Czaja Z., Kowalewski M., An application of the TCRBF neural network in multi-node fault diagnosis method, 2009, Proc. of the XIX IMEKO World Congress, Lisbon, Portugal, pp. 503-508. <sup>(1)</sup>

[26]. Czaja Z., A simple fault diagnosis method for analog parts of electronic embedded systems, 2009, Proc. of the XIX IMEKO World Congress, Lisbon, Portugal, pp. 763-768. <sup>(1)</sup>

[27]. Czaja Z., Toczek W., Fault diagnosis of fully differential circuits in electronic embedded systems, 2009, Proc. of the XIX IMEKO World Congress, Lisbon, Portugal, pp. 1418-1423. <sup>(1)</sup>

- [28]. Czaja Z., A self-testing method of large analog circuits in electronic embedded systems, 2010, Journal of Physics: Conference Series, vol. 238, IOP Publishing, London, United Kingdom, 7 pages. <sup>(3)</sup>
- [29]. Czaja Z., A compact smart resistive sensor based on a microcontroller, 2011, Proc. of 14<sup>th</sup> Joint IMEKO TC1+TC7+TC13 Symposium, Jena, Germany, [pdf; urn:nbn:de:gbv:ilm1-2011imeko:2], pp. 281-284. <sup>(4)</sup>
- [30]. Czaja Z., Self-testing of analog parts of mixed-signal electronic microsystems based on multiple sampling of time responses, 2012, Proc. of the I2MTC 2012 Conference, Graz, Austria, pp. 477-482. <sup>(2)</sup>
- [31]. Kowalewski M., Czaja Z., Usage of two-center basis function neural classifiers in compact smart resistive sensors, 2012, Proc. of the XX IMEKO World Congress, Busan, Korea, CD-ROM, 6 pages. <sup>(1)</sup>

Publikacja dostępna online w bazie pełnotekstowej:

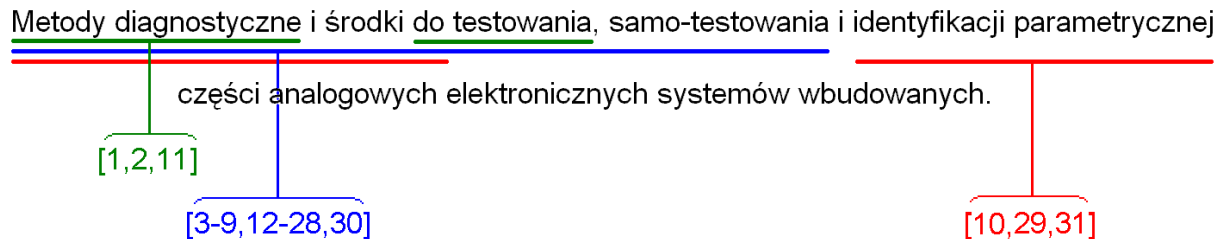
- (1) – IMEKO Proceedings ([www.imeko.org](http://www.imeko.org))  
 (2) – IEEE Xplore Digital Library ([ieeexplore.ieee.org](http://ieeexplore.ieee.org))  
 (3) – IOPscience ([iopscience.iop.org](http://iopscience.iop.org))  
 (4) – Deutsche National Bibliothek ([portal.dnb.de](http://portal.dnb.de))

### **c) Omówienie celu naukowego ww. prac i osiągniętych wyników wraz z omówieniem ich ewentualnego wykorzystania**

Głównym celem naukowym prac badawczych realizowanych po uzyskaniu stopnia naukowego doktora nauk technicznych było opracowanie nowych metod diagnostycznych do detekcji, lokalizacji i identyfikacji uszkodzeń w liniowych analogowych układach elektronicznych. Metody te opracowano na potrzeby testowania i samo-testowania analogowo-cyfrowych (mieszanych sygnałowo) elektronicznych systemów wbudowanych sterowanych mikrokontrolerami. Metody diagnostyczne w zastosowaniu do detekcji i lokalizacji uszkodzeń zaimplementowano do testowania lub samo-testowania części analogowych tych systemów. Na ich podstawie opracowano nowatorskie rozwiązania mikrosystemów pomiarowych bazujących głównie na zasobach sprzętowych i programowych mikrokontrolerów sterujących systemami, realizujących funkcje testerów wbudowanych BIST (Built-in Self-Test). W zastosowaniu do identyfikacji uszkodzeń elementów pasywnych metody te wykorzystano do identyfikacji parametrycznej elementów modeli zastępczych sensorów, co posłużyło do opracowania nowych inteligentnych czujników bazujących na mikrokontrolerach.

W prezentowanej pracy naukowej można wyróżnić trzy zasadnicze, spójne ze sobą, kierunki prowadzonych badań. Pierwszy związany jest ogólnie z opracowaniem i analizą metod diagnostycznych liniowych układów analogowych pod kątem ich wykorzystania w elektronicznych systemach wbudowanych. Drugi kierunek, wywodzący się z pierwszego, związany jest z dalszym rozwojem tych metod oraz opracowywaniem nowych dedykowanych na potrzeby samo-testowania części analogowych systemów wbudowanych. Prowadzone prace przyczyniły się do powstania nowej klasy testerów wbudowanych BIST bazujących na zasobach wewnętrznych mikrokontrolerów sterujących. W trzecim kierunku badań skupiono się na innym, nowym wykorzystaniu takich testerów. Użyto ich do budowy inteligentnych czujników, gdzie identyfikację uszkodzeń potraktowano jako identyfikację parametryczną elementów modeli zastępczych sensorów analogowych.

Przedstawiony do oceny cykl prac obejmuje 31 wybranych publikacji, w tym 10 w czasopiśmie indeksowanych w bazie ISI Journal Citation Reports, przy czym 6 z nich to prace indywidualne autora. Przypisanie cyklu prac do poszczególnych kierunków badań przedstawiono na rys. 1.



Rys. 1. Przypisanie publikacji do trzech głównych kierunków badań realizowanych po uzyskaniu stopnia naukowego doktora

Publikacje [1, 2, 11] zawierają wyniki prac związanych z pierwszym kierunkiem badawczym, najliczniejsza grupa publikacji [3-9, 12-28, 30] z drugim, a najnowsze publikacje [10,29,31] z trzecim.

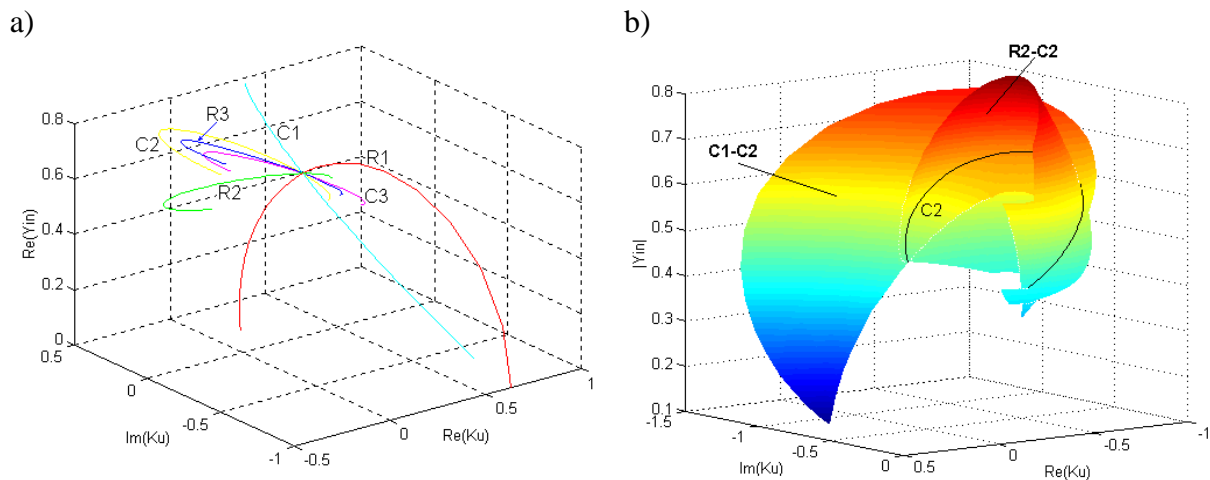
Punktem wyjściowym dla prezentowanych prac badawczych była publikacja [1] (zawierająca efekty pracy doktorskiej), w której przedstawiono nowe metody diagnostyki uszkodzeń elementów pasywnych w analogowych układach elektronicznych bazujące na krzywych identyfikacyjnych. Podczas ich opracowywania przyjęto następujące założenia wynikające ze specyfiki elektronicznych systemów wbudowanych:

- są to metody wejściowo-wyjściowe, gdyż dostęp do węzłów wewnętrznych układów pełniących funkcję torów analogowych służących do pozyskiwania informacji, kondycjonowania sygnałów analogowych i dopasowania ich do potrzeb konwersji analogowo-cyfrowej, w tych systemach jest utrudniony lub wręcz niemożliwy,
- należą do grupy metod z testowaniem strukturalnym FDT (Fault Driven Test). Stąd umożliwiają nie tylko detekcję, ale lokalizację i identyfikację uszkodzeń, a co za tym idzie ukierunkowane są nie tylko na diagnostykę układów elektronicznych, lecz także na testowanie i identyfikację parametryczną wielu obiektów technicznych, fizykochemicznych, czy biologicznych modelowanych obwodami elektrycznymi,
- bazują na podejściu SBT (Simulation Before Test), w którym symulacja wytypowanych uszkodzeń przeprowadzana jest przed procesem testowania, co skutkuje krótkim czasem testowania i przekłada się na mniejsze zużycie energii przez system,
- są metodami słownikowymi, w których zbiory mierzalnych cech układu badanego odpowiadające przewidywanym uszkodzeniom (sygnatury pomiarowe) przechowywane są w słowniku uszkodzeń. Dzięki czemu charakteryzują się nieznanym nakładem obliczeniowym podczas testowania, co jest spowodowane przeniesieniem głównego ciężaru procedury diagnostycznej na proces konstruowania słownika uszkodzeń, który odbywa się jednorazowo, poza diagnozowanym systemem, przy wykorzystaniu komputera PC oraz specjalizowanego oprogramowania. W metodach słownikowych właściwa procedura diagnostyczna polega na porównaniu wyników pomiarów z sygnaturami zapisanymi w słowniku uszkodzeń, za pomocą klasyfikatorów, w celu określenia stanu układu badanego (detekcja uszkodzeń) oraz ustalenia elementu lub grupy elementów, które powodują uszkodzenie (lokalizacja uszkodzeń). Z powyższych względów metoda ta jest szczególnie predestynowana do zastosowania w diagnostyce części analogowych

mieszanych sygnałowo elektronicznych systemów wbudowanych, gdyż jej złożoność obliczeniowa jest niewielka, a tym samym niewielkie jest zapotrzebowanie na moc obliczeniową mikroprocesora, czy mikrokontrolera sterującego systemem,

- przeznaczone są do diagnostyki układów analogowych o niezbyt dużej liczbie elementów. Wynika to z tego, że obecnie udział układów analogowych w mieszanych sygnałowo systemach wbudowanych jest ograniczany do minimum. Z tego powodu tory analogowe w tych systemach składają się ze stosunkowo niewielkiej liczby elementów (typowo od kilku do kilkunastu).

Idea rozwijanych metod diagnostycznych opartych na krzywych identyfikacyjnych [1] wynika z faktu, iż każdy liniowy obwód lub układ elektroniczny z punktu widzenia zacisków wejścia-wyjścia można opisać za pomocą trzech niezależnych funkcji układowych. Zmieniając wartości danego elementu pasywnego  $p_i$  układu badanego i dokonując symulacji lub pomiarów dla ustalonej pulsacji  $\omega$  składowej rzeczywistej i urojonej jednej, dwóch lub trzech funkcji układowych tego układu, możemy wykreślić krzywą reprezentującą zmiany właściwości układu badanego wynikające ze zmian wartości tego elementu, przy zachowaniu nominalnych wartości pozostałych elementów, umieszczoną w przestrzeni pomiarowej o współrzędnych będących częściami rzeczywistymi i urojonymi funkcji układowych. Na tej krzywej można nanieść skalę wartości elementu, stąd nazwano ją krzywą identyfikacyjną. Generując krzywe dla wszystkich elementów układu badanego uzyskujemy rodzinę krzywych identyfikacyjnych (rys. 2a), która jest ilustracją graficzną słownika uszkodzeń dla pojedynczych uszkodzeń parametrycznych. Zatem słownik składa się ze zbioru współrzędnych punktów reprezentujących poszczególne krzywe identyfikacyjne. W pracy [1] zaproponowano również wariant metody dla uszkodzeń podwójnych reprezentowanych przez powierzchnie identyfikacyjne (rys. 2b).



Rys. 2. Przykładowe ilustracje graficzne słownika uszkodzeń: a) dla uszkodzeń pojedynczych, b) dla uszkodzeń podwójnych

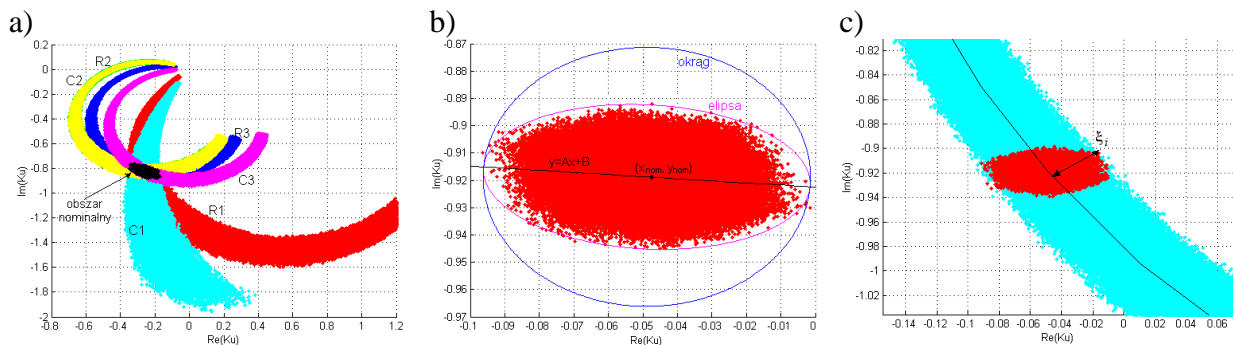
Zatem umiejscowienie punktu pomiarowego w punkcie przecięcia wszystkich krzywych, który reprezentuje stan nominalny układu, świadczy o braku uszkodzeń w układzie (detekcja braku uszkodzenia), a przypisanie go do odpowiedniej krzywej lokalizuje pojedyncze uszkodzenie parametryczne (lokalizacja uszkodzenia). Dla uszkodzeń podwójnych rozpatrujemy powierzchnie identyfikacyjne. Jeżeli wymagana jest identyfikacja uszkodzenia, to można korzystać ze skal wartości elementów naniesionych na krzywe lub powierzchnie identyfikacyjne.

W celu zwiększenia obszaru zastosowań wejściowo-wyjściowych metod diagnostycznych uogólniono je poprzez rozszerzenie na diagnostykę wielowrotników [2]. Pozwoliło to na diagnostykę większej klasy układów, jakimi są układy z ograniczonym dostępem do węzłów wewnętrznych. W tym przypadku krzywe, czy hiperpowierzchnie identyfikacyjne umieszczone są w  $2N$  wymiarowej przestrzeni, gdzie  $N$  to liczba niezależnych funkcji układowych mierzonych na zaciskach zewnętrznych i dostępnych węzłach wewnętrznych. Zaletą zwiększenia wymiaru przestrzeni pomiarowej jest to, iż odległości między krzywymi zdecydowanie wzrastają w porównaniu z metodami w [1], czego następstwem jest znaczne zwiększenie się rozdzielczości lokalizacyjnej tychże metod. Ponadto można dokonywać diagnostyki  $2N-1$  krotnych uszkodzeń parametrycznych reprezentowanych przez hiperbryły identyfikacyjne. Stąd w pracy [2] zaproponowano także algorytmy lokalizacji i identyfikacji uszkodzeń wielokrotnych.

W kolejnym etapie prac rozszerzono wejściowo-wyjściowe metody na diagnostykę układów z tolerancjami elementów nieuszkodzonych [11]. Skupiono się na metodzie bazującej na pomiarze pojedynczej funkcji układowej, nazwanej metodą 2D. Przyjęto, iż nazwa danej metody bazującej na krzywych identyfikacyjnych pochodzi od wymiaru zastosowanej przestrzeni pomiarowej, w tym przypadku płaszczyzny pomiarowej.

Pod wpływem tolerancji elementów nieuszkodzonych krzywe identyfikacyjne rozmywają się tworząc pasy lokalizacyjne (rys. 3a). Zaproponowano, aby słownik uszkodzeń składał się z opisów elipsy aproksymującej obszar nominalny i pasów lokalizacyjnych.

Obszar nominalny można aproksymować elipsą (rys. 3b), gdyż w większości przypadków dokładniej go aproksymuje niż okrąg. Przy czym wybrano definicję elipsy opisującą ją jako zbiór punktów, których suma odległości od ognisk elipsy jest równa długości wielkiej osi. Czyli w słowniku uszkodzeń zapamiętywane są współrzędne ognisk elipsy aproksymującej, wartość proporcjonalna do długości dłuższej osi elipsy [11] i wartość kąta określającego nachylenie elipsy do osi odciętych.



Rys. 3. Przykładowe: a) mapa pasów lokalizacyjnych dla metody 2D, b) Obszar nominalny wraz z jego elipsą aproksymacyjną, c) pas lokalizacyjny elementu  $p_i$

Każdy pas lokalizacyjny jest aproksymowany przez krzywą identyfikacyjną (dokładniej przez zbiór  $J$  punktów reprezentujących tą krzywą), z której powstał w wyniku jej rozmycia pod wpływem uwzględnienia tolerancji oraz przez współczynnik przynależności punktu pomiarowego do pasa lokalizacyjnego  $\xi_i$  będący połową szerokości fragmentu tego pasa zawartego w obszarze nominalnym (rys. 3c).

Dzięki takiemu rozwiązaniu słownik uszkodzeń dla układu badanego składającego się z  $I$  elementów dyskretnych jest niewielki  $s = (J \cdot K + 1) I + 4K + 1$  ( $K$  – wymiar przestrzeni pomiarowej).

W tym wariancie metody, detekcja uszkodzenia polega na sprawdzeniu, czy punkt pomiarowy znajduje się wewnątrz elipsy aproksymacyjnej, a lokalizacja pojedynczego uszkodzenia, czy znajduje się wewnątrz danego pasa lokalizacyjnego. Zatem umiejscowienie punktu pomiarowego na jednym pasie jednoznacznie lokalizuje uszkodzenie, a jednocześnie na kilku pasach wskazuje na klaster uszkodzeń.

Dalsze prace nad metodami diagnostycznymi ukierunkowane były na ich implementację w elektronicznych systemach wbudowanych mieszanych sygnałowo, składających się z części cyfrowej, której zadaniem jest sterowanie systemem i obróbka danych oraz części analogowej obejmującej analogowe tory pozyskiwania informacji. Tory te stanowią często zasadniczą część systemów wbudowanych, ponieważ informacje pozyskiwane są w nich głównie za pomocą czujników analogowych.

Należy podkreślić fakt, iż dla poprawnego i bezpiecznego funkcjonowania systemu wbudowanego niezbędne jest testowanie nie tylko jego części cyfrowej, ale też części analogowej, ponieważ analogowe błędy parametryczne mogą powodować błędne decyzje systemu, prowadzące do strat lub nawet awarii.

Prace rozpoczęto od opracowania nowych procedur diagnostycznych metod bazujących na pasach lokalizacyjnych dla systemów wbudowanych sterowanych prostymi mikrokontrolerami [15]. W tym podejściu słownik uszkodzeń jest „bezpośrednim obrazem” rodziny mapy pasów lokalizacyjnych sporządzonych dla danej funkcji układowej. Mapę tę podzielono na  $2^r \times 2^r$  pól zwanych pikselami, gdzie:  $r$  – rozdzielczość pomiarowa, np. 8-bitowa. Każdemu pikselowi przypisano bajt z bitami reprezentującymi uszkodzenia poszczególnych elementów.

Zaletą takiego rozwiązania jest to, iż detekcja i lokalizacja uszkodzeń nie wymagają żadnych obliczeń, gdyż wynik pomiarowy jest traktowany jako wskaźnik (adres) sygnatury słownika uszkodzeń. Oznacza to, że wynik pomiarowy bezpośrednio wskazuje na uszkodzenie. Innymi słowy, lokalizacja uszkodzenia polega wyłącznie na odczytaniu danej spod adresu będącego wynikiem pomiarowym. Wadą tego podejścia jest bardzo duży wymiar słownika  $s = 64 \text{ kB}$  (dla  $r = 8$  i  $K = 2$ ). Dlatego zaproponowano przechowywanie słownika uszkodzeń danej funkcji układowej w zewnętrznej pamięci szeregowej EEPROM z interfejsem SPI. Pozwoliło to na implementację procedur diagnostycznych bezpośrednio w języku assemblera 8-bitowego mikrokontrolera PIC16F877.

Samo-testowanie części analogowej elektronicznego systemu wbudowanego bazujące na opracowanych metodach diagnostycznych składa się z dwóch etapów: przedtestowego – tworzenie słownika uszkodzeń i testowego, składającego się z procedury pomiarowej i procedury klasyfikacji uszkodzeń (detekcja uszkodzenia w układzie badanym i lokalizacja pojedynczych uszkodzeń parametrycznych). Dlatego w kolejnych pracach skupiono się już nad kompleksowym opracowywaniem metod samo-testowania, czyli opracowaniem dla nich procedur pomiarowych, procedur detekcji i lokalizacji uszkodzeń, jak i procedur tworzenia słownika uszkodzeń.

W tym celu badania zostały ukierunkowane na rozwijanie metod z nadmiarowością układową, zwanych także sprzętowymi (hardware), do których należą BISTy.

Technika BIST stanowi obecnie główny kierunek rozwojowy diagnostyki elektronicznej, zwłaszcza dla układów i systemów mieszanych sygnałowo. Układy BIST są realizowane w postaci dodatkowych struktur ułatwiających testowanie. W tej technice nie ma standardów, dlatego rozwijane są różnorodne testery dedykowane określonym klasom układów. Z literatury znane są liczne specjalizowane BISTy, między innymi: testery oscylacyjne OBIST (Oscillation based BIST), histogramowe HBIST (Histogram based BIST)



przeznaczone do diagnostyki przetworników A/C, BISTy przeznaczone dla układów w pełni różnicowych, TBIST (od TRAM BIST – Transient Analysis Method BIST) analizujące stany przejściowe odpowiedzi testowanych układów, BISTy typu  $\Sigma\Delta$ .

Cechą tej techniki testowania jest nadmiarowość układowa, wynikająca z konieczności wbudowania na potrzeby diagnostyki dodatkowych specjalizowanych układów, co powiększa złożoność systemu, jego koszt, a czasem nawet pogarsza jego własności funkcjonalne.

Dlatego w ramach prowadzonych badań zastosowano nowatorskie podejście do diagnostyki układów analogowych w mieszanych sygnałowo systemach wbudowanych, pozwalające wyeliminować, bądź znacznie zredukować nadmiarowość układową takich testerów. Zaproponowana nowa koncepcja BISTów bazuje na zasobach sprzętowych i programowych mikrokontrolerów sterujących systemami wbudowanymi. Z zasobów tych, które podczas normalnej pracy systemu wykonują zadania zgodnie z daną aplikacją, na czas testowania czy samo-testowania części analogowej konfigurowane są testery BIST.

Jest to podejście nowe, ponieważ dopiero w ostatnich latach pojawiły się generacje mikrokontrolerów o zasobach wystarczających do realizacji BISTów bez nadmiarowości układowej.

Należy podkreślić, iż realizacja tak sformułowanego zadania wymagała rozwiązania nowych problemów naukowych, wynikających ze specyfiki środków sprzętowo-programowych mikrokontrolerów, które wprawdzie wystarczają do realizacji BISTów, lecz jednocześnie są skromne w porównaniu z testerami zewnętrznymi. Dlatego opracowano nowe, uproszczone metody i algorytmy diagnostyczne dostosowane do specyfiki układów peryferyjnych i możliwości obliczeniowych mikrokontrolerów.

Zaczęto od implementacji opracowanych już metod diagnostycznych opartych na pobudzeniu układu badanego przebiegiem sinusoidalnym.

W pracy [16] zaproponowano modyfikację metody 2D. Polegała ona na zmianie wielkości mierzonych z części rzeczywistej i urojonej funkcji układowej np. transmitancji na reprezentujące ją wielkości łatwo mierzalne i nie wymagające skomplikowanej obróbki przez mikrokontroler, czyli amplitudy napięcia wyjściowego układu badanego (napięcie wejściowe jest znane) oraz przesunięcia fazowego wyrażonego jako opóźnienie (częstotliwość sygnału pobudzającego jest ustalona). Pierwszą wielkość mierzono przetwornikiem A/C, drugą licznikiem wbudowanymi w mikrokontroler. Zaproponowano również układ BIST składający się z generatora przebiegu sinusoidalnego AD9833, zestawu programowalnych kluczy ADG714 służących do zmiany biegu ścieżek sygnałowych w systemie, pamięci Flash AT25HP512 przechowującej słownik uszkodzeń sterowanych interfejsem SPI oraz z zasobów wewnętrznych mikrokontrolera ATmega16 takich jak: 10-bitowy przetwornik A/C, komparator analogowy i 16-bitowy licznik Timer 1.

Szczegółowy algorytm procedury pomiarowej tej metody oraz rezultaty badań eksperymentalnych zostały opublikowane w [17].

Niedogodnością metody jest duży wymiar słownika uszkodzeń, co przekłada się na rozbudowę układu BIST o zewnętrzną pamięć służącą do jego przechowywania. Aby to wyeliminować zaproponowano wykorzystanie klasyfikatora pojedynczych uszkodzeń parametrycznych bazującego na logice rozmytej i na rozmytych modelach lokalizacji uszkodzeń elementów układu badanego będących układami SISO systemu Mamdaniego [18, 21]. Inspiracją tych prac było pojawienie się mikrokontrolera ST52F513 firmy STMicroelectronics, dysponującego wbudowanym sprzętowym układem logiki rozmytej. Niestety producent z przyczyn nieokreślonych szybko wycofał układ ST52F513 z rynku przekreślając możliwości weryfikacji doświadczalnej przeprowadzonych badań

symulacyjnych [18]. Dlatego powtórzono badania i zaimplementowano programowo interpreter logiki rozmytej w mikrokontrolerze PIC18F452 [21].

W rozmytym modelu lokalizacji uszkodzeń wykorzystano funkcje trójkątne, spełniające warunek pokrywania się do jedności. W procesie defuzyfikacji zastosowano metodę wysokości, nazywaną także metodą singeltonów, która jest uproszczoną, dyskretną wersją metody środka sum, przez co predestynowaną do implementacji w BISTach przede wszystkim ze względu na prostotę obliczeniową.

Ważnym problemem dla przedstawionych metod samo-testowania jest pomiar parametrów przebiegu sinusoidalnego za pomocą zasobów wewnętrznych mikrokontrolera. W pracy [6] zaproponowano nową metodę pomiaru parametrów przebiegu sinusoidalnego. Składa się ona z trzech etapów: wyznaczenia okresu przebiegu badanego i na jego podstawie określenia momentów próbkowania, pobraniu próbek przebiegu sinusoidalnego oraz na podstawie próbek napięcia obliczenia amplitudy i offsetu przebiegu. Mikrosystem pomiarowy dla tej metody zbudowany jest wyłącznie z wewnętrznych zasobów sprzętowych mikrokontrolera, takich jak: przetwornik A/C, komparator analogowy i licznik, który jest wyzwany przez komparator analogowy podczas wyznaczania okresu oraz pełni funkcję układu wyzwalającego przetwornik A/C podczas próbkowania napięcia. Ocena niepewności metody wykazała, iż pomimo niewielkiej rozdzielczości pomiaru napięć i ograniczonego pasma częstotliwości sygnałów mierzonych, co wynika z właściwości pomiarowych układów peryferyjnych mikrokontrolerów, spełnia ona wymagania stawiane testerom wbudowanym BIST.

Ze względu na fakt, iż nie wszystkie mikrokontrolery posiadają wbudowane komparatory analogowe, opracowano iteracyjną metodę pomiaru amplitudy sygnału sinusoidalnego korzystającą wyłącznie z przetwornika A/C wyzwanego licznikiem mikrokontrolera [20]. W metodzie zakłada się znajomość okresu i offsetu przebiegu pobudzającego układ badany, co jest spełnione dla przedstawianych testerów BIST.

Oryginalnym podejściem do samo-testowania toru analogowego systemu wbudowanego jest metoda oparta na relacjach między napięciami węzłowymi badanego układu [22]. W tej metodzie rekonfigurowalny układ BIST składa się z dwóch bloków: zewnętrznego generatora przebiegu sinusoidalnego generującego pobudzenie układu badanego oraz z bloku pełniącego funkcję toru pomiarowego napięcia zmiennego złożonego z wewnętrznych zasobów sprzętowych mikrokontrolera (multiplexera analogowego, przetwornika A/C wyzwanego 16-bitowym licznikiem).

Metoda diagnostyczna wykorzystuje fakt liniowej zależności między napięciami węzłowymi mierzonymi w wewnętrznych węzłach  $A$  i  $B$  badanego układu  $v_{Ai} = k_i \cdot v_{Bi} + b_i$ , gdzie współczynniki równania liniowego dla  $i$ -tego elementu  $p_i$  są zdefiniowane jako [22]:

$$k_i = \frac{a_{Ai} \cdot d_{Bi} - b_{Ai}}{a_{Bi} \cdot d_{Ai} - b_{Bi}} \quad \text{i} \quad b_i = \frac{a_{Bi} \cdot b_{Ai} - a_{Ai} \cdot b_{Bi}}{a_{Bi} \cdot d_{Ai} - b_{Bi}}. \quad (1)$$

Z zależności (1) wynika [21], iż współczynniki  $k_i$  i  $b_i$  są niezależne od parametru  $p_i$ , czyli zależne od pozostałych parametrów układu badanego. W metodzie diagnostycznej współczynniki  $k_i$  wykorzystuje się do lokalizacji uszkodzenia. Jeżeli w układzie stwierdzono uszkodzenie, to warunek  $k_{meas} \approx k_i$  wskazuje na uszkodzenie  $i$ -tego elementu, gdzie  $k_{meas}$  współczynnik wyznaczony na podstawie wyniku pomiaru.

Zaproponowany słownik uszkodzeń składa się ze zbioru współczynników  $K_I = \{k_i\}_{i=0,1,\dots,I}$  wyznaczonych w sposób symulacyjny z poniższej zależności:

$$k_i = \frac{v_B(p_{i\text{nom}}) - v_B(\xi \cdot p_{i\text{nom}})}{v_A(p_{i\text{nom}}) - v_A(\xi \cdot p_{i\text{nom}})}, \quad (2)$$

gdzie:  $v_A(\cdot)$ ,  $v_B(\cdot)$  są napięciami obliczonymi dla danej wartości elementu  $p_i$  w węzłach  $A$  i  $B$ ,  $p_{i\text{nom}}$  – wartość nominalna  $i$ -tego elementu,  $\xi$  – przyjęta dewiacja wartości elementów.

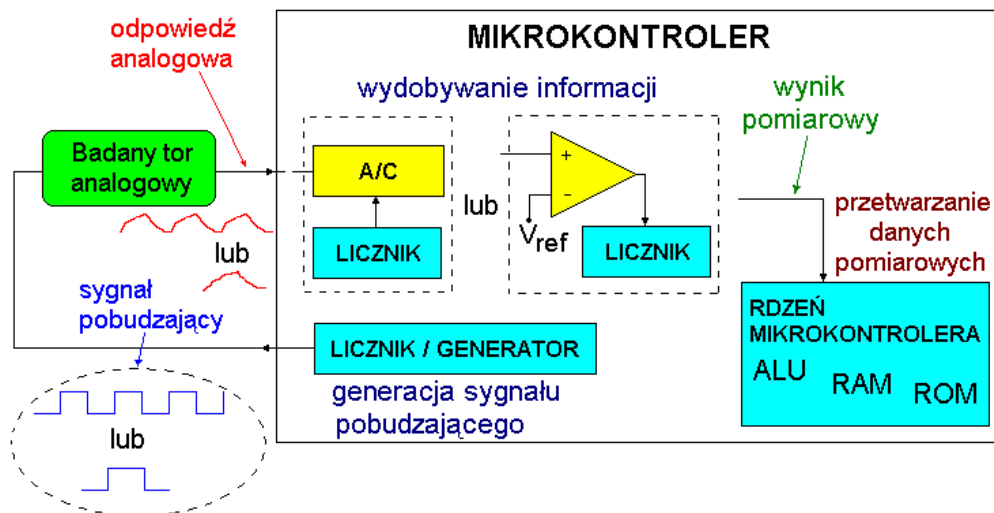
Zatem każdemu parametrowi przyporządkowany może być tylko jeden współczynnik, dzięki czemu słownik uszkodzeń jest bardzo mały (wymiar słownika uszkodzeń wynosi  $s = 2I + 6$ , gdzie:  $I$  – liczba elementów pasywnych układu badanego), co jest najważniejszą cechą opracowanej metody.

Ostatnią opracowaną metodą opartą na pobudzeniu przebiegiem sinusoidalnym układu badanego jest metoda detekcji i lokalizacji uszkodzeń dedykowana dla filtrów zbudowanych na wzmacniaczach w pełni różnicowych [7,27]. Mierzonymi parametrami, za pomocą układów peryferyjnych mikrokontrolera, są amplituda i faza wyjściowego napięcia różnicowego przy zastosowaniu pobudzenia sygnałem wspólnym. Korzystną cechą przestrzeni pomiarowej wyznaczonej przez amplitudę i fazę jest kształt trajektorii sygnatur uszkodzeń. We współrzędnych biegunowych trajektorie te mają kształt fragmentów linii prostej lub okręgu o prostym opisie analitycznym. Fakt ten implikuje bardzo zwartą formę słownika uszkodzeń przechowywanego w pamięci programu mikrokontrolera ( $s = 3I + 1$ ) oraz prosty obliczeniowo algorytm lokalizacji uszkodzeń.

Bezpośrednie pomiary funkcji układowych torów analogowych systemów wbudowanych, są w praktyce niemożliwe do przeprowadzenia wyłącznie środkami dostępnymi w tych systemach, gdyż wymagają dodatkowych zewnętrznych układów, czy przyrządów takich jak generatory przebiegów sinusoidalnych. Dlatego, w celu dalszej redukcji nadmiarowości układowej testerów BIST, przyjęto nowe założenia związane z sygnałem pobudzającym, które wymusiły poszukiwanie innych metod uzyskania graficznych sygnatur uszkodzeń w postaci krzywych identyfikacyjnych czy pasów lokalizacyjnych. Sygnał ten może być generowany wyłącznie przez mikrokontroler sterujący systemem.

Rozwiązanie to narzuca ograniczenia na sygnał testowy pobudzający badany tor analogowy, który powinien być de facto sygnałem cyfrowym (rys. 4). Pobudzenie może przyjmować wyłącznie postać impulsu prostokątnego o programowanym czasie trwania (amplituda pobudzenia a priori przyjmuje wartość napięcia zasilania części cyfrowej) lub przebiegu PWM, w szczególności prostokątnego przebiegu okresowego. Przy czym wydobywanie informacji z sygnału odpowiedzi układu badanego można zrealizować tylko przez jej próbkowanie za pomocą przetwornika A/C synchronizowanego wewnętrznym licznikiem lub wykorzystując wewnętrzny komparator analogowy.

Ponadto, przyjęto obostrzenia dla algorytmów diagnostycznych wynikające z niezbyt dużej mocy obliczeniowej typowych 8-bitowych mikrokontrolerów, jak i niewielkich rozmiarów ich pamięci danych i programu. Wzięto pod uwagę, iż opracowane metody samo-testowania części analogowej należy traktować jako fragment pełnej procedury samo-testowania systemu wbudowanego, gdzie dodatkowo testowane są oprogramowanie, pamięci, rdzeń mikrokontrolera, układy cyfrowe i pozostałe istotne elementy systemu. Wynika z tego, że procedury diagnostyczne powinny być niezbyt złożone obliczeniowo i oszczędnie gospodarujące pamięciami mikrokontrolera.



Rys. 4. Ilustracja wykorzystania zasobów sprzętowych mikrokontrolera sterującego systemem wbudowanym do samo-testowania części analogowej

Pierwsza z opracowanych metod tej klasy bazuje na próbkowaniu sygnału odpowiedzi układu badanego pobudzanego impulsem prostokątnym [3] (rys. 5a). Generowanie impulsów prostokątnych można uzyskać bez nadmiarowości układowej, na dowolnym mikrokontrolerze dysponującym co najmniej jedną wolną linią GPIO. Czas trwania impulsu  $T$ , określany precyzyjnie przez licznik mikrokontrolera, jest dopasowany do struktury układu badanego gwarantując uzyskanie największego zróżnicowania jego odpowiedzi czasowej na skutek pojedynczych uszkodzeń elementów tego układu.

Właściwe dobranie czasu trwania  $T$  impulsu pobudzającego odbywa się na etapie przedtestowym metodą analizy wrażliwościowej. Początkowo czas ten ustalany jest zgrubnie na podstawie charakterystyki częstotliwościowej badanego układu jako  $T = 1/f_c$ , gdzie  $f_c$  – jest częstotliwością odpowiadającą spadkowi wzmocnienia o 3 dB. Następnie, przy wykorzystaniu metody Monte Carlo tworzone są rodziny odpowiedzi czasowych (rys. 5b) dla pojedynczych uszkodzeń elementów. Wybrana zostaje taka wartość czasu  $T$ , dla którego występuje największa dynamika zmian tych odpowiedzi, przy braku nasycenia użytych w układzie wzmacniaczy operacyjnych.

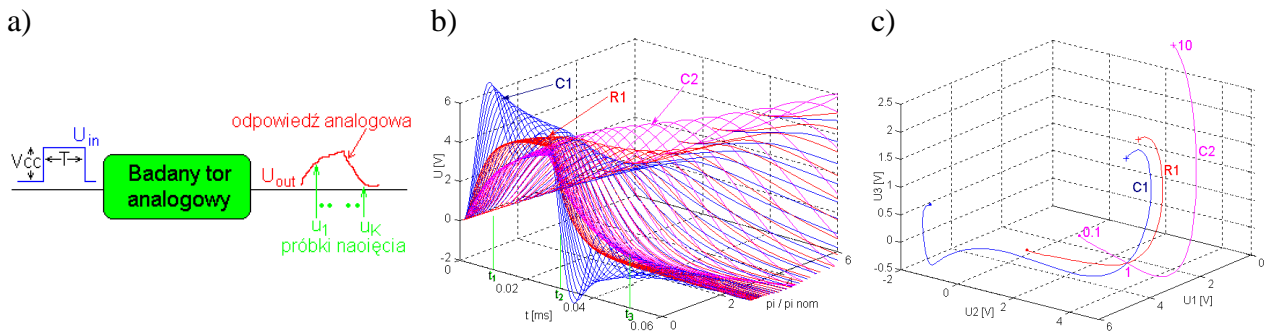
Rejestracja próbek odpowiedzi układu badanego jest ograniczana do przedziału czasu, w którym występuje największa dynamika tej odpowiedzi dla wytypowanych uszkodzeń parametrycznych. Dokładne określenie momentów próbkowania odbywa się poprzez analizę statystyczną zbioru odpowiedzi układu, podczas której na podstawie charakterystyk odchylenia standardowego wartości napięcia wyjściowego w funkcji czasu dobiera się konkretne momenty pobierania próbek, dla których ma miejsce największa wariancja sygnału (rys. 5b). Dzięki temu uzyskuje się krzywe identyfikacyjne o zbliżonej długości i jednocześnie najbardziej od siebie oddalone, co skutkuje poprawą rozdzielczości lokalizacyjnej uszkodzeń (rys. 5c).

W celu otrzymania rodziny krzywych identyfikacyjnych czasowa układowa badanego, pobudzanego impulsem prostokątnym o dobranym czasie  $T$ , jest próbkowana przez przetwornik A/C w ściśle określonych momentach czasu  $t_1, t_2, \dots, t_K$  wyznaczanych przez licznik mikrokontrolera, gdzie  $K$  jest liczbą pobranych próbek. Przyjmując, że pierwsza próbka  $u_1(t_1)$  stanowi pierwszą współrzędną,  $u_2(t_2)$  drugą współrzędną przestrzeni, a każda kolejna próbka jest kolejną współrzędną, uzyskuje się  $K$ -wymiarową przestrzeń pomiarową. Krzywa  $i$ -tego elementu umieszczona w tej przestrzeni jest graficzną prezentacją relacji

między kolejnymi próbkami odpowiedzi  $u_1(t_1), u_2(t_2), \dots, u_k(t_k)$  układu badanego przy zmianie wartości tego elementu  $p_i$  w zakresie  $p_{i \min} \leq p_i \leq p_{i \max}$ ,  $i = 1, 2, \dots, I$ , przy zachowaniu nominalnych wartości pozostałych elementów. Wykonując powyższą czynność  $I$ -krotnie uzyskujemy rodzinę krzywych będącą graficznym słownikiem uszkodzeń elementów układu badanego (rys. 5c). Powyższą operację konstruowania słownika uszkodzeń, czyli generowania rodziny krzywych identyfikacyjnych, można opisać przekształceniem:

$$\mathbf{T}_i(p_i) = \sum_{k=1}^K u^i(p_i, t_k) \mathbf{i}_k, \quad (3)$$

gdzie:  $K$  – liczba próbek odpowiedzi układu badanego,  $u^i(p_i, t_k)$  – wartości próbki pobranej w chwili  $t_k$  przy zmianie wartości elementu  $p_i$ ,  $\mathbf{i}_k$  – jednostkowy wektor kierunkowy  $k$ -tej współrzędnej.



Rys. 5. a) Idea metody diagnostycznej, b) Przykładowe rodziny odpowiedzi czasowych układu z wybranymi momentami próbkowania, c) Przykładowa rodzina krzywych identyfikacyjnych dla metody 3D

Właściwa procedura diagnostyczna stosowanego podejścia samo-testowania składa się z etapu pomiarowego, w czasie którego pobrane zostają próbki odpowiedzi układu badanego pobudzonego dopasowanym impulsem prostokątnym, oraz etapu klasyfikacji uszkodzeń. Pierwszym krokiem klasyfikacji uszkodzeń jest detekcja uszkodzeń polegająca na stwierdzeniu, czy uzyskany punkt pomiarowy znajduje się w otoczeniu punktu nominalnego, który na płaszczyźnie ( $K = 2$ ) opisany jest przez koło, dla przestrzeni 3D ( $K = 3$ ) przez kulę, zaś dla przestrzeni o większych wymiarach ( $K \geq 4$ ) przez hiperkulę, o środku w punkcie nominalnym i promieniu  $\varepsilon_{nom}$ . Wartość  $\varepsilon_{nom}$  jest jednocześnie progiem detekcji uszkodzeń i ustanawia maksymalną dopuszczalną odległość pomiędzy punktem pomiarowym i punktem nominalnym, dla której układ jest traktowany jako nieuszkodzony. Gdy punkt pomiarowy jest położony poza otoczeniem punktu nominalnego, co oznacza wykrycie uszkodzenia w układzie, wówczas jest realizowana lokalizacja pojedynczych uszkodzeń parametrycznych.

Lokalizacja uszkodzenia lub klastra uszkodzeń bazuje na kryterium bliskości punktu pomiarowego względem krzywych identyfikacyjnych. Określenie krzywej lub krzywych położonych najbliżej punktu pomiarowego realizowane jest przez iteracyjny algorytm lokalizacji uszkodzeń, który do obliczania odległości pomiędzy punktem pomiarowym, a krzywymi wykorzystuje metrykę taksówkową. Spośród wyznaczonych odległości wybierana jest najmniejsza, która wskazuje na uszkodzenie elementu reprezentowanego przez najbliższą krzywą.

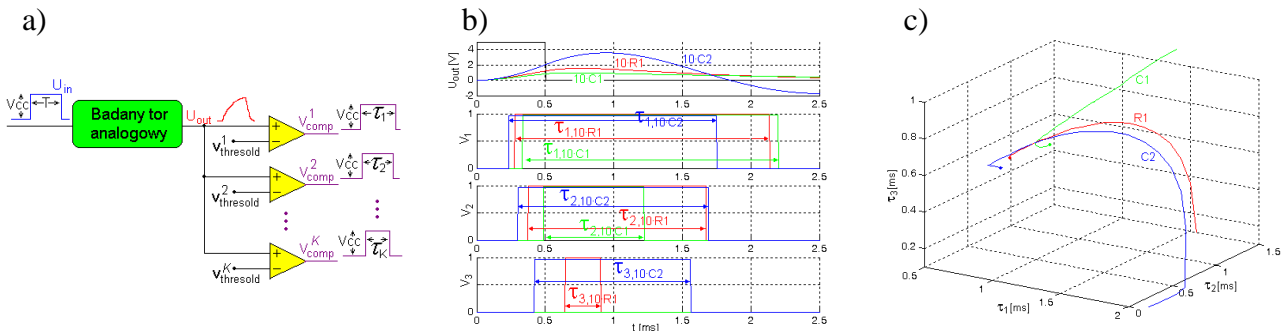
Dla przedstawionej metody na potrzeby klasyfikacji uszkodzeń w przypadku uwzględnienia tolerancji elementów nieuszkodzonych w układzie badanym, zaadaptowano metodę bazującą na słowniku uszkodzeń składającym się z opisów elipsy aproksymującej

obszar nominalny i pasów lokalizacyjnych [12] oraz metodę opartą na rozmytych modelach detekcji i lokalizacji uszkodzeń oraz programowym układzie logiki rozmytej [13].

W wielu przypadkach np. w celu monitorowania uszkodzeń na bieżąco w czasie rzeczywistym, celowe może być wykorzystanie sztucznej sieci neuronowej. Dlatego też podjęto badania nad implementacją opracowanej metody w sieciach neuronowych. Było to możliwe, gdyż współrzędne punktów krzywych identyfikacyjnych można bezpośrednio przyjąć jako obrazy uczące sieć neuronową. Efektem prac jest klasyfikator neuronowy bazujący na dwucentrowych radialnych funkcjach bazowych [24].

W odróżnieniu od przedstawionej już metody diagnostycznej, kolejna metoda bazuje na pomiarze czasów trwania  $\tau_1(u_1)$ ,  $\tau_2(u_2)$ , ...,  $\tau_K(u_K)$  odpowiedzi czasowej układu badanego, podczas których jest ona powyżej wybranych poziomów (progów) napięć  $u_1, u_2, \dots, u_K$ , wyznaczonych na etapie przedtestowym [5, 19].

Sygnał pobudzający jest generowany podobnie jak w poprzedniej metodzie. Do wyjścia układu badanego dołączona jest drabinka  $K$  komparatorów o odmiennych, ściśle określonych, progach porównania  $v_k$ , na wyjściu których pojawiają się impulsy prostokątne (rys. 6a). Czasy trwania impulsów  $\tau_k(u_k)$  są sekwencyjnie mierzone przez licznik mikrokontrolera (rys. 6b).



Rys. 6. a) Idea metody diagnostycznej, b) Przykładowe odpowiedzi czasowe układu i odpowiadające im impulsy na wyjściach komparatorów o różnych progach porównania, c) Przykładowa rodzina krzywych identyfikacyjnych dla  $K = 3$

Przy założeniu, że  $\tau_1(u_1)$  stanowi pierwszą współrzędną,  $\tau_2(u_2)$  drugą, a każdy kolejny czas trwania  $\tau_k(u_k)$  przekroczenia poziomu  $u_k$  jest kolejną współrzędną, to otrzymuje się  $K$ -wymiarową przestrzeń pomiarową, w której opisane są właściwości układu badanego. Zmieniając wartość  $p_i$ ,  $i$ -tego elementu składowego układu ( $i = 1, 2, \dots, I$ ), w zakresie  $p_{i \min} \leq p_i \leq p_{i \max}$ , przy nominalnych wartościach pozostałych elementów oraz symulując odpowiedź układu na te zmiany, uzyskuje się krzywą identyfikacyjną  $i$ -tego elementu. Wykonując powyższą czynność  $I$ -krotnie, tak jak miało to miejsce dla poprzedniej metody, uzyskujemy rodzinę krzywych identyfikacyjnych (rys. 6c).

Pomiar  $K$  czasów  $\tau_k(u_k)$  wymaga zastosowania zewnętrznych komparatorów, chociażby ze względu na niską dokładność ustawiania progu porównania w komparatorach wbudowanych w typowe mikrokontrolery. Pomiar ten może być zrealizowany za pomocą  $K$  programowalnych komparatorów (rys. 6a) oraz przy wykorzystaniu pojedynczego komparatora, którego próg porównania jest podczas procedury pomiarowej przełączany i ustalany przez napięcie wyjściowe przetwornika C/A. W takiej konfiguracji pomiar  $K$  czasów  $\tau_k(u_k)$  wykonywany jest w sekwencji  $K$  impulsów pobudzających, pomiędzy którymi następuje zmiana napięcia referencyjnego komparatora.

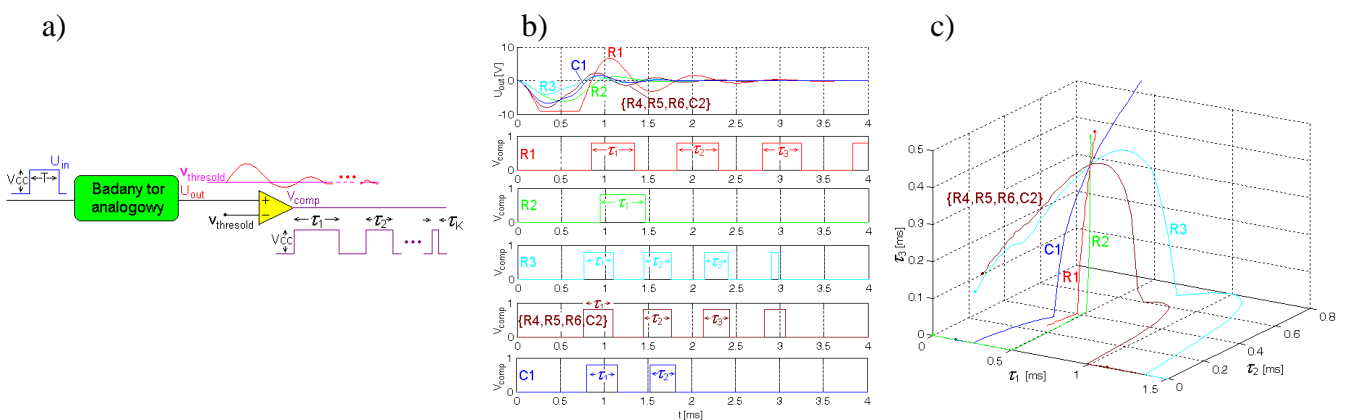
Redukcję liczby komparatorów osiąga się kosztem  $K$ -krotnego wydłużenia czasu trwania procedury pomiarowej oraz konieczności zastosowania, jako źródła napięć odniesienia dla komparatora, przetwornika C/A. W wielu przypadkach co najmniej jeden przetwornik C/A jest wbudowany w mikrokontroler sterujący systemem, przez co nadmiarowość układu testera w konfiguracji z komparatorem jest akceptowalna, zgodna z koncepcją BISTów.

W metodzie tej istotny jest problem ustalenia progów komparacji sygnału odpowiedzi układu badanego. Stąd opracowano procedurę, która dobiera wartości progów komparacji tak, aby poszczególne czasy  $t_k(u_k)$  jak najbardziej się od siebie różniły oraz były jednocześnie niezerowe w rozpatrywanym zakresie zmian wartości elementów składowych układu badanego.

Uwzględnienie tolerancji elementów nieuszkodzonych powoduje rozproszenie krzywych identyfikacyjnych. Wiązka rozproszonych krzywych umieszczonych w przestrzeni  $K$ -wymiarowej może być traktowana jako wąż lokalizacyjny reprezentujący sygnaturę określonego uszkodzenia. Dlatego opracowano nową postać słownika uszkodzeń. Składa się on z opisu elipsoidy obrotowej aproksymującej obszar nominalny oraz z opisów kul aproksymujących poszczególne węzły lokalizacyjne. Podejście to przedstawiono dla  $K = 3$  [5]. Zaletą zaproponowanego rozwiązania jest niewielki wymiar słownika uszkodzeń ( $s = 2 \cdot (2 \cdot K + I \cdot (J + 1) \cdot K + 2)$ ). Przykładowo, dla  $I = 4$ ,  $J = 32$  lub  $J = 64$  jego wymiar wynosi tylko 808 lub 1600 bajtów. Jest to niewiele w stosunku do wymiaru pamięci programu typowych 8-bitowych mikrokontrolerów (np. ATmega16 posiada 16 kB pamięci programu typu FLASH).

Detekcja uszkodzenia, oparta na przedstawionym rozwiązaniu, polega na stwierdzeniu czy punkt pomiarowy znajduje się wewnątrz elipsoidy obrotowej, a lokalizacja czy we wnętrzu kuli ze zbioru kul aproksymujących dany wąż lokalizacyjny.

Kolejne podejście do samo-testowania części analogowych elektronicznych systemów wbudowanych bazuje na metodzie diagnostycznej z jednym komparatorem [9, 26]. Metoda jest zorientowana na układy, w których odpowiedź na pobudzenie impulsem prostokątnym ma charakter oscylacyjny wokół poziomu 0 V. W takim przypadku wystarcza jeden komparator do wyróżnienia  $K$  kolejnych przedziałów czasów  $\tau_1, \tau_2, \dots, \tau_K$ , w których sygnał odpowiedzi układu badanego jest większy od zera (rys. 7a). Cechą charakterystyczną metody jest jej prostota układowa (tylko jeden komparator), co szczególnie predestynuje ją do implementacji w testerach BIST.



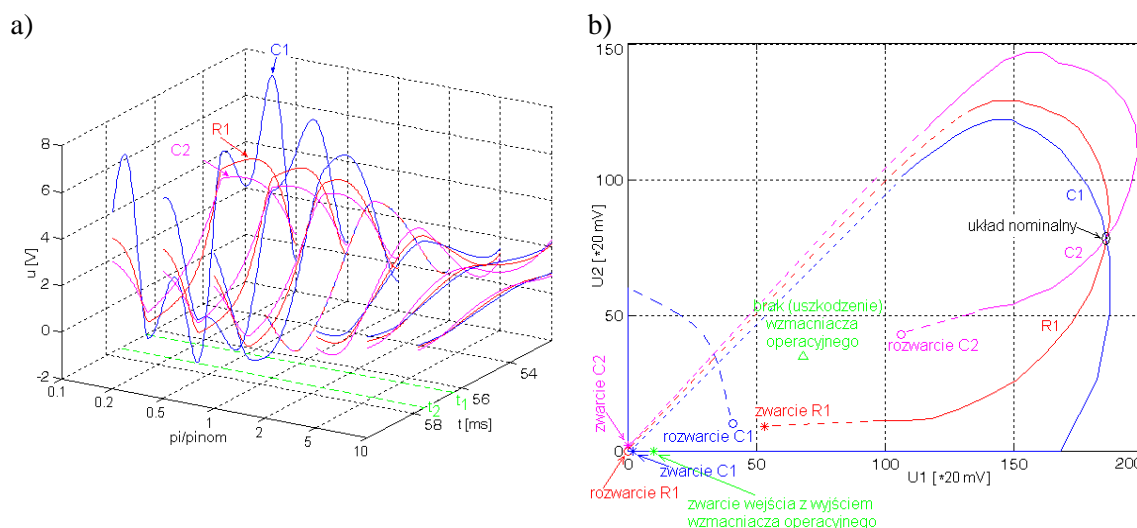
Rys. 7. a) Idea metody diagnostycznej, b) Przykładowe odpowiedzi czasowe układu i odpowiadające im impulsy na wyjściu komparatora, c) Przykładowa rodzina krzywych identyfikacyjnych dla  $K = 3$

Podczas procedury pomiarowej sygnał odpowiedzi układu badanego doprowadzony jest do wejścia nieodwracającego komparatora i porównywany z napięciem odniesienia  $V_{threshold}$ . W wyniku porównania otrzymuje się sygnał  $v_{comp}$  stanowiący ciąg impulsów o różnej szerokości (rys. 7b), który następnie doprowadzany jest do wejścia licznika mikrokontrolera. Licznik mierzy czasy trwania  $K$  pierwszych impulsów. Wielkość  $K$  określa zatem wymiar przestrzeni pomiarowej, a zmierzone czasy  $\tau_1, \tau_2, \dots, \tau_K$ , stanowią współrzędne sygnatury pomiarowej w tej przestrzeni. W kolejnym etapie sygnatura pomiarowa przekazywana jest do procedury klasyfikacji uszkodzeń, której zadaniem jest detekcja i lokalizacja uszkodzenia w torze analogowym w oparciu o słownik uszkodzeń w postaci rodziny krzywych identyfikacyjnych (rys. 7c).

W pracy [9] przedstawiono również klasyfikator neuronowy z dwucentrowymi funkcjami bazowymi (DB). Zaletą klasyfikatora DB jest to, iż dobrze dopasowuje się do słownika uszkodzeń skonstruowanego w postaci krzywych identyfikacyjnych. Dzięki temu zawiera mniej parametrów od analogicznego klasyfikatora zrealizowanego np. na jednocentrowych funkcjach bazowych radialnych czy elipsoidalnych.

Dodatkowo wprowadzono uproszczenia klasyfikatora DB polegające na pominięciu funkcji wykładniczej, zredukowaniu liczby współczynników macierzy skalujących przechowywanych w pamięci oraz zastosowaniu operatorów MIN w warstwie wyjściowej klasyfikatora DB. Wpłynęło to znacząco na zmniejszenie złożoności obliczeniowej procedury klasyfikacji uszkodzeń przez klasyfikator DB, co pozwoliło na jego implementację w prostym 8-bitowym mikrokontrolerze.

W ramach dalszych badań opracowano metodę samo-testowania toru analogowego systemu wbudowanego, w której pojedynczy impuls prostokątny pobudzający układ badany zastąpiono okresowym przebiegiem prostokątnym o okresie  $T$  i amplitudzie równej napięciu zasilania części cyfrowej [4,14]. Wynikiem pomiarowym jest nadal zbiór  $K$  próbek napięcia odpowiedzi układu  $\{u_k\}_{k=1, \dots, K}$  mierzonych w  $K$  ściśle określonych momentach jej trwania (rys. 8a)  $\{t_k\}_{k=1, \dots, K} \in \langle nT, nT + T/2 \rangle$ , gdzie  $n = 1, 2, \dots, N$  – numer okresu przebiegu pobudzającego, a słownik uszkodzeń dany jest w postaci rodziny krzywych identyfikacyjnych (rys. 8b).



Rys. 8. a) Fragment zbioru odpowiedzi czasowych układu badanego, b) Rodzina krzywych identyfikacyjnych układu badanego uwzględniająca uszkodzenia katastroficzne

Zmiana sposobu pobudzenia układu badanego była powodem opracowania nowych kryteriów i metod wyznaczania optymalnych wartości  $T$  okresu przebiegu pobudzającego



oraz momentów próbkowania odpowiedzi układu badanego  $\{t_k\}_{k=1, \dots, K}$  zapewniających najlepsze rozmieszczenie krzywych identyfikacyjnych, czyli możliwie najlepszą rozdzielczość lokalizacyjną.

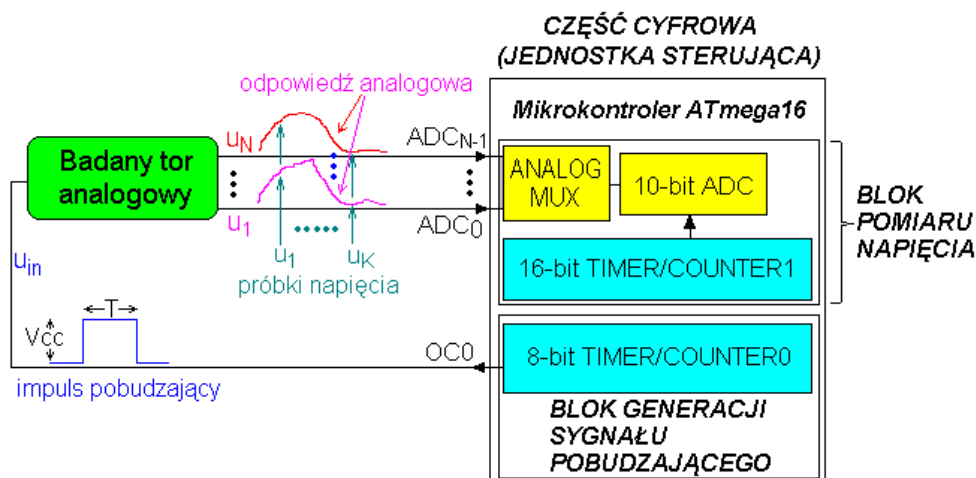
Opracowana metoda została rozszerzona na diagnostykę uszkodzeń katastroficznych elementów biernych, jak i typowych uszkodzeń wzmacniacza operacyjnego [4]. Udowodniono również, iż klasyfikacja uszkodzeń w tej metodzie może być oparta na interpretacji logiki rozmytej [14].

Zaletą zaproponowanej metody samo-testowania jest to, iż pomiary napięcia mogą być powtarzane  $N$  razy. Czyli wynik pomiaru reprezentowany jest przez wektor wartości średnich próbek napięcia  $u_K = (u_1, \dots, u_K)$ , gdzie  $u_k = (u_{k,1} + u_{k,2} + \dots + u_{k,N}) / N$ .

Dzięki temu uzyskano większą odporność metody na błędy przypadkowe. Wynika to z faktu, iż pobudzając układ badany okresowym przebiegiem, otrzymujemy okresową odpowiedź, która może być  $N$ -krotnie próbkowana w momentach  $t_{k,n}$ , gdzie  $t_{k,n+m} - t_{k,n} = m \cdot T$ ,  $m = 1, 2, \dots$ . Można interpretować, że stosowane jest  $N$ -krotne nadpóbkowanie odpowiedzi układu. W ten sposób zwiększamy rozdzielczość pomiarową przetwornika A/C  $\log_4 N$  razy, a poziom szumów redukujemy  $1/N$  razy, co jest najważniejszą zaletą opracowanego podejścia. Jednak należy pamiętać, iż odbywa się to kosztem wydłużenia czasu trwania procedury pomiarowej.

W kolejnym kroku prac nad metodami samo-testowania torów analogowych elektronicznych systemów wbudowanych dokonano ich rozszerzenia na diagnostykę układów analogowych z dostępem pomiarowym do wewnętrznych węzłów. Rozwiązanie to, dzięki dodatkowej informacji o badanym układzie, uzyskanej z dodatkowych punktów pomiarowych, zwiększa rozdzielczość lokalizacyjną do poziomu umożliwiającego lokalizację prawie wszystkich uszkodzeń. Rozszerzenie to przedstawiono na przykładzie metody bazującej na próbkowaniu sygnału odpowiedzi układu badanego pobudzanego impulsem prostokątnym [23, 25].

W tym podejściu próbkuje się  $K$  razy odpowiedzi czasowe układu w  $N$  węzłach (rys. 9). Zaproponowane rozwiązanie nie wprowadza nadmiarowości sprzętowej, ponieważ każdy przetwornik A/C mikrokontrolera posiada 8- lub nawet 16-kanalowy multiplexer analogowy. Innymi słowy, oznacza to, że złożoność testera BIST rekonfigurowalnego z zasobów wewnętrznych mikrokontrolerów na czas procedury pomiarowej nie ulega zmianie.



Rys. 9. Schemat blokowy elektronicznego systemu wbudowanego z testowaną częścią analogową z dostępem do węzłów wewnętrznych

W tym przypadku, analogicznie jak dla opracowanych metod samo-testowania, można każdą  $i$ -tą krzywą identyfikacyjną opisać za pomocą następującego wzoru:

$$\mathbf{T}_i(p_i) = \sum_{n=1}^N \left( \sum_{k=1}^K u_n(p_i, t_{k,n}) \mathbf{i}_{n-k} \right), \quad (4)$$

gdzie:  $u_n(p_i, t_{n,k})$  – wartość próbki napięciowej zmierzonej w momencie  $t_{n,k}$  i węźle  $n$ , gdzie  $k = 1, \dots, K$ ,  $K$  – liczba próbek napięcia odpowiedzi czasowej w każdym węźle,  $n = 1, 2, \dots, N$  ( $N$  – liczba dostępnych węzłów pomiarowych) dla wartości  $p_i$   $i$ -tego elementu,  $\mathbf{i}_{n-k}$  – jednostkowy wektor kierunkowy dla  $k$ -tej współrzędnej.

Zależność (4) umożliwia przekształcenie zbiorów czasowych układu, we wszystkich  $N$  dostępnych węzłach pomiarowych, w rodzinę krzywych identyfikacyjnych opisaną zbiorem  $\mathbf{T}_I = \{\mathbf{T}_i(p_i)\}_{i=1, \dots, I}$  i umieszczoną w  $K \cdot N$ -wymiarowej przestrzeni pomiarowej.

Detekcja i lokalizacja uszkodzeń przebiega w podobny sposób jak w pozostałych metodach. Przy czym słownik uszkodzeń zawiera opis  $N$  obszarów nominalnych reprezentowanych przez elipsy aproksymacyjne, a krzywe identyfikacyjne zostały aproksymowane zbiorami odcinków łączących  $J$  punktów reprezentujących poszczególne krzywe.

Wymiar słownika uszkodzeń wynosi  $s = (2K + 1) \cdot N + (N \cdot K \cdot I \cdot J + 1)$ . Przykładowo, dla układu składającego się z  $I = 8$  elementów, z dostępem do  $N = 3$  węzłów pomiarowych i aproksymacją każdej krzywej za pomocą  $J = 32$  ( $J = 64$ ) odcinków, słownik uszkodzeń składa się z  $s = 1744$  bajtów (3472 bajtów) i jest nadal niewielki w porównaniu z wymiarami pamięci programów typowych nowoczesnych mikrokontrolerów.

W pracy [23] opracowano również kryteria i metodologię wyznaczania wewnętrznych węzłów pomiarowych  $\mathbf{A}_N = \{A_n\}_{n=1, 2, \dots, N}$ . Bazuje ona na analizie postaci współczynników transmitancji węzłowej.

Dla zaproponowanej metody samo-testowania zaproponowano także klasyfikator neuronowy bazujący na dwucentrowych radialnych funkcjach bazowych [25].

Korzystając z waloru, jakim jest możliwość korzystania z multiplexera analogowego przetwornika A/C mikrokontrolera, opracowano metodę testowania wielo-sekcyjnych filtrów wysokich rzędów składających się z kaskadowego połączenia filtrów pierwszego lub drugiego rzędu [28].

Metoda pozwala na zlokalizowanie uszkodzonej sekcji spośród łańcucha  $N$  sekcji wchodzących w skład takiego filtra. Nowością metody, a zarazem jej główną ideą jest to, iż odpowiedź czasowa danej sekcji jest traktowana jako sygnał pobudzający dla kolejnej sekcji filtra. Dzięki temu prostokątny impuls pobudzający jest podawany tylko na wejście pierwszej sekcji filtra. Przetwornik A/C mikrokontrolera  $K$  krotnie próbkuje odpowiedzi czasowe na wyjściach wszystkich sekcji. Dzięki temu do konfiguracji testera BIST wystarcza jeden pin wyjściowy mikrokontrolera i  $N$  pinów wejściowych połączonych z wewnętrznym multiplexerem analogowym przetwornika A/C (zazwyczaj  $N = 3, 4$ , a przetworniki A/C w mikrokontrolerach wyposażone są przynajmniej w 8-kanalowe multiplexery analogowe).

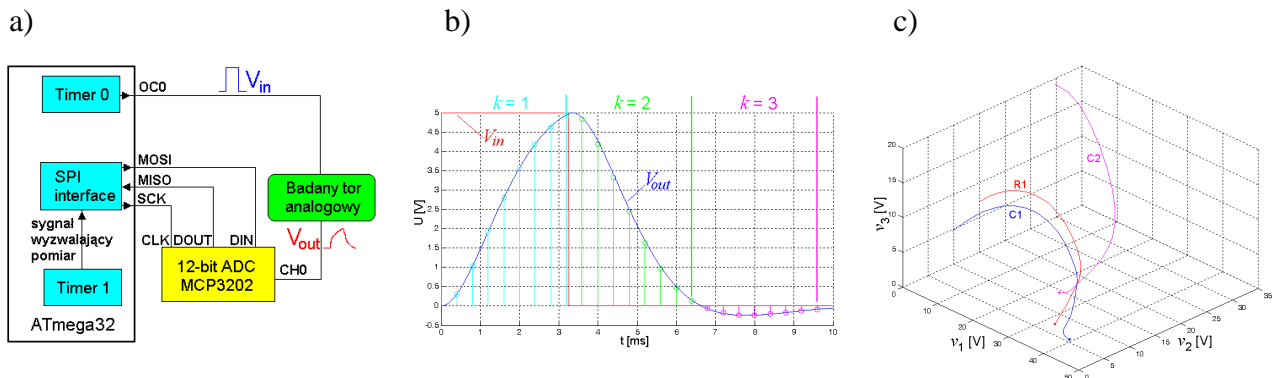
Przedstawione podejście pozwala znaleźć tylko jedną i tylko pierwszą w kolejności uszkodzoną sekcję z rozpatrywanego łańcucha sekcji badanego filtra. Może się to wydawać niedogodnością metody. Jednak należy pamiętać, że ponad dziewięćdziesiąt parę procent uszkodzeń występujących w układach analogowych, to uszkodzenia pojedyncze. Zatem, takie rozwiązanie nie tylko upraszcza, ale też i przyspiesza działanie algorytmu detekcji uszkodzeń.

W pracach [8, 30] zaproponowano nowe metody diagnostyczne i wynikające z nich rozwiązania testerów BIST opracowane na potrzeby samo-testowania torów analogowych zakończonych przetwornikami A/C. Są to metody dedykowane klasie układów wyposażonych już w zewnętrzny, w stosunku do mikrokontrolera, przetwornik A/C. W tym przypadku układ BIST nie wymaga rozbudowy o dodatkowe elementy, gdyż do generacji przebiegu prostokątnego, podawanego w trybie testowania na wejście toru analogowego zamiast np. sygnału z czujnika, nadal wykorzystuje się zasoby wewnętrzne mikrokontrolera, takie jak wyjścia cyfrowe i liczniki, a do pomiaru próbek napięcia odpowiedzi testowanej części analogowej używa się zamontowany już w układzie przetwornik A/C.

Zewnętrzny przetwornik A/C cechuje się zdecydowanie lepszymi parametrami (np. rozdzielczością pomiarową, a szczególnie częstotliwością próbkowania) w stosunku do przetworników wbudowanych w mikrokontrolery. Dzięki temu możliwe było skonstruowanie testera BIST z wielokrotnym próbkowaniem odpowiedzi czasowej układu badanego.

W pracy [8] przedstawiono implementację takiego testera BIST na przykładzie mikrosystemu bazującego na mikrokontrolerze Atmega32 i na 12-bitowym przetworniku A/C sterowanym interfejsem SPI MCP3202 (rys. 10a). W pracy [30] użyto 16-bitowy przetwornik A/C AD7694 również sterowany interfejsem SPI.

Dla metody przedstawionej w pracy [8] w trybie samo-testowania odpowiedź toru analogowego, na pobudzenie impulsem prostokątnym, jest próbkowana  $K \cdot N$  razy w równych odstępach czasu ( $t_s = T/N$ ) przez zewnętrzny przetwornik A/C MCP3202 sterowany za pomocą interfejsu SPI i współpracujący z 16-bitowym licznikiem Timer 1 (rys. 10a). Wartość  $K$  określa wymiar przestrzeni pomiarowej, a  $N$  liczbę próbek używanych do obliczenia pojedynczej współrzędnej w tej przestrzeni.



Rys. 10. a) Schemat mikrosystemu w trybie samo-testowania części analogowej, b) Przykładowy przebieg czasowy próbkowanej odpowiedzi czasowej części analogowej dla  $K = 3$ ,  $N = 8$ , c) Przykładowa rodzina krzywych identyfikacyjnych w przestrzeni pomiarowej dla  $K = 3$

W zaproponowanej metodzie obliczenie  $\mathbf{v}$  polega na  $K$  krotnym zsumowaniu następujących po sobie  $N$  próbek napięcia odpowiedzi czasowej sygnału (rys. 10b). Stąd współrzędnymi przestrzeni pomiarowej są sumy cząstkowe próbek sygnału:  $v_1, v_2, \dots, v_K$ . Krzywa identyfikacyjna  $i$ -tego elementu reprezentowana jest przez zbiór  $J$  punktów opisanych współrzędnymi  $v_1^{j,i}, v_2^{j,i}, \dots, v_K^{j,i}$  (rys. 10c) obliczanymi ze wzoru:

$$\mathbf{v}^{j,i}(p_{j,i}) = \left\{ \sum_{k=1}^K \left( \sum_{n=1}^N v_{n,k,j,i}(p_{j,i}) \right) \mathbf{i}_k \right\}_{j=1,\dots,J}, \quad (5)$$

gdzie:  $p_{j,i}$  –  $j$ -ta wartość  $i$ -tego elementu,  $j = 1, \dots, J$ ,  $i = 1, \dots, I$ , przy czym założono, że  $p_{j,i} \in [0, 1 \cdot p_{i,nom}; 10 \cdot p_{i,nom}]$ ,  $p_{i,nom}$  – wartość nominalna  $i$ -tego elementu,  $\mathbf{i}_k$  – jednostkowy wektor kierunkowy  $k$ -tej współrzędnej.

Dzięki takiemu podejściu słownik uszkodzeń jest niewielki i ma wymiar  $2 \cdot I \cdot J \cdot K$ . Drugą zaletą metody jest niezwykle proste (a właściwie trywialne) oraz szybkie obliczanie współrzędnych punktu pomiarowego oparte wyłącznie na sumowaniu  $N$  próbek. Kolejną zaletą jest fakt, iż operacja ta realizowana jest na bieżąco w trakcie procedury pomiarowej [8], dzięki czemu nie ma potrzeby przechowywania wyników pomiarów np. w  $K \cdot N$ -wymiarowych tablicach 16-bitowych zmiennych umieszczonych w pamięci danych mikrokontrolera, co znacznie redukuje zapotrzebowanie metody na pamięć operacyjną mikrokontrolera.

Przedstawione podejście samo-testowania było powodem opracowania nowych kryteriów i sposobów doboru parametrów metody diagnostycznej, takich jak czas trwania pobudzenia  $T$ , czas akwizycji  $T_a$  (próbkowania odpowiedzi czasowej układu badanego), wymiar przestrzeni pomiarowej  $K$ , liczba próbek  $N$  przypadająca na daną współrzędną. Wielkości te dobierane są tak, aby metoda diagnostyczna charakteryzowała się jak najlepszą rozdzielczością lokalizacyjną przy jednoczesnym zachowaniu optymalnych parametrów takich, jak wymiar słownika uszkodzeń, czy czas trwania procedury pomiarowej.

W pracy [30] zaproponowano odmienną definicję przestrzeni pomiarowej. Przekształcenie transformujące zbiory  $N$  próbek odpowiedzi czasowej układu badanego, na pobudzenie impulsem prostokątnym, na rodzinę krzywych identyfikacyjnych umieszczonych w przestrzeni pomiarowej bazuje na zmodyfikowanych wzorach DFT (Discrete Fourier Transform):

$$h_{j,i}(p_{j,i}) = \sum_{n=1}^N v_{n,j,i}(p_{j,i}) \zeta^{n-1}, \quad (6)$$

gdzie:  $\zeta = e^{-\varphi}$ ,  $\varphi = \frac{2\pi\gamma}{N}$ ,  $\gamma^2 = -1$ .

W tym przypadku,  $i$ -ta krzywa jest reprezentowana przez zbiór punktów o współrzędnych  $\{\text{Re}(h_{j,i}), \text{Im}(h_{j,i})\}$   $j = 1, \dots, J$ . Na potrzeby implementacji metody w mikrokontrolerze wyznacza się je z zależności uzyskanych z (6):

$$\text{Re } h_{j,i}(p_{j,i}) = \sum_{n=1}^N v_{n,j,i}(p_{j,i}) \cos(\varphi(n-1)), \quad (7a)$$

$$\text{Im } h_{j,i}(p_{j,i}) = \sum_{n=1}^N v_{n,j,i}(p_{j,i}) \cos\left(\frac{\pi}{2} - \varphi(n-1)\right). \quad (7b)$$

Bazując na jednej funkcji trygonometrycznej o uproszczonej postaci [30] zdecydowanie zredukowano wymiar kodu programu i skrócono obliczenia wykonywane przez mikrokontroler.

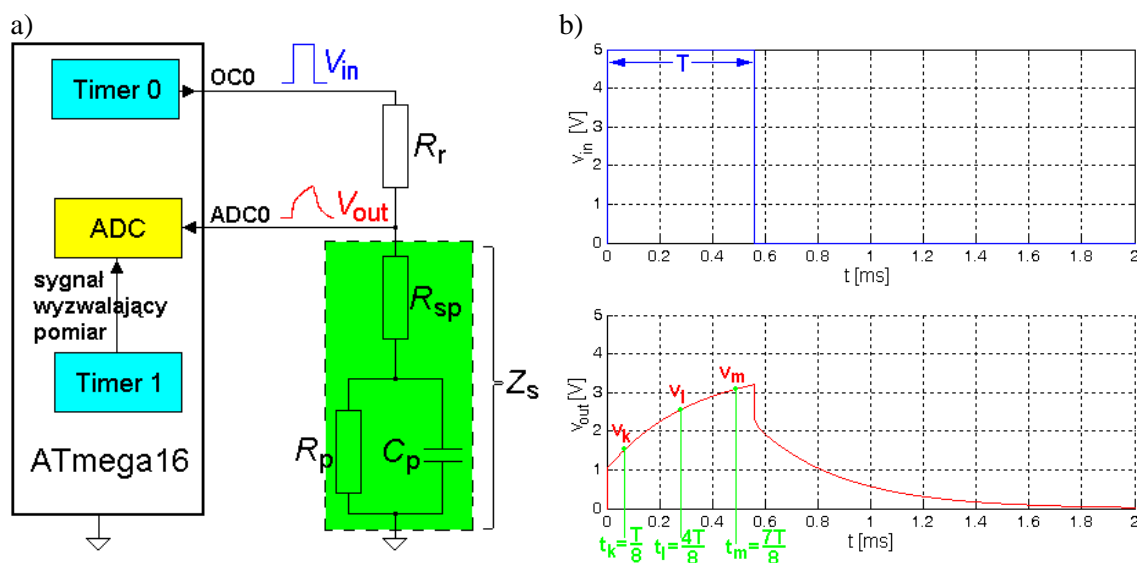
Zaletą przedstawionego podejścia jest zwiększenie rozdzielczości lokalizacyjnej dla zadanego zbioru próbek napięcia odpowiedzi układu badanego względem poprzedniej metody [8], okupione jednak wzrostem złożoności obliczeniowej.

Na zakończenie omawiania rozwijanych metod samo-testowania torów analogowych elektronicznych systemów wbudowanych, należy podkreślić, iż przedstawione metody mają obok walorów poznawczych także znaczenie praktyczne. Można je traktować jako uzupełnienie biblioteki metod dedykowanych projektantom elektronicznych systemów wbudowanych, od których wymaga się obecnie projektowania systemów łatwo testowalnych zgodnie z obowiązującą zasadą DfT (Design for Testability).

W trzecim kierunku badań metody diagnostyczne i opracowane na ich podstawie testery BIST, przeznaczone do tej pory do detekcji i lokalizacji uszkodzeń w torach analogowych elektronicznych systemów wbudowanych, zaadaptowano do identyfikacji parametrycznej

modeli sensorów analogowych. Pozwoliło to na opracowanie nowych inteligentnych czujników bazujących na mikrokontrolerach.

W pracy [10] przedstawiono nową metodę pomiaru w dziedzinie czasu i wyznaczania trzech składowych elementów modelu czujnika impedancyjnego oraz zaprojektowany na jej podstawie inteligentny czujnik impedancji sterowany 8-bitowym mikrokontrolerem. Metoda bazuje na pobudzeniu dzielnika napięciowego, składającego się z rezystora  $R_r$  pełniącego funkcję konwertera prąd-napięcie i z czujnika impedancji  $Z_s$ , pojedynczym impulsem prostokątnym o czasie trwania  $T$ , bezpośrednio generowanym na wyjściu mikrokontrolera. Następnie na pomiarze napięcia odpowiedzi takiego układu w trzech ustalonych momentach  $t_k = T/8$ ,  $t_l = T/2$ ,  $t_m = 7T/8$  przez wewnętrzny przetwornik A/C mikrokontrolera (rys. 11a). Czujnik jest modelowany za pomocą trójelementowego układu zastępczego Randlesa. Czas trwania pobudzenia  $T$  jest ustalany przez pierwszy licznik Timer 0, a przetwornik A/C jest wyzwalany przez drugi licznik Timer 1 mikrokontrolera.



Rys. 11. a) Schemat blokowy inteligentnego czujnika impedancji bazującego na mikrokontrolerze, b) Przebiegi czasowe procedury pomiarowej

Zastosowane w poprzednim kroku badań podejścia samo-testowania części analogowej są dedykowane diagnostyce czwórników. Z tego względu, czujnik impedancji modelowany dwójnikiem przekształcono w czwórnik, dodając rezystor wzorcowy  $R_r$ . Dzięki temu możliwe było opracowanie nowej metody i mikrosystemu pomiarowego bazujących na idei testerów BIST rekonfigurowalnych z wewnętrznych zasobów sprzętowych i programowych mikrokontrolerów.

W metodzie tej bardzo ważny jest dobór momentów próbkowania odpowiedzi czasowej obwodu badanego  $t_k$ ,  $t_l$ ,  $t_m$ . Dobrano je tak, aby możliwe było wyprowadzenie wzorów na wartości elementów modelu zastępczego czujnika  $R_{sp}$ ,  $R_s$  i  $C_p$  w funkcji pomierzonych wartości chwilowych  $v_k$ ,  $v_l$ ,  $v_m$  napięcia odpowiedzi czasowej (rys. 11b). Oznacza to, że wyznaczanie wartości tych elementów bazuje na stosunkowo prostych zależnościach analitycznych. Obliczenia nie wymagają zbyt dużej mocy obliczeniowej, co skutkuje między innymi krótszym czasem obliczeń, a co za tym idzie, mniejszym poborem energii przez mikrosystem pomiarowy.

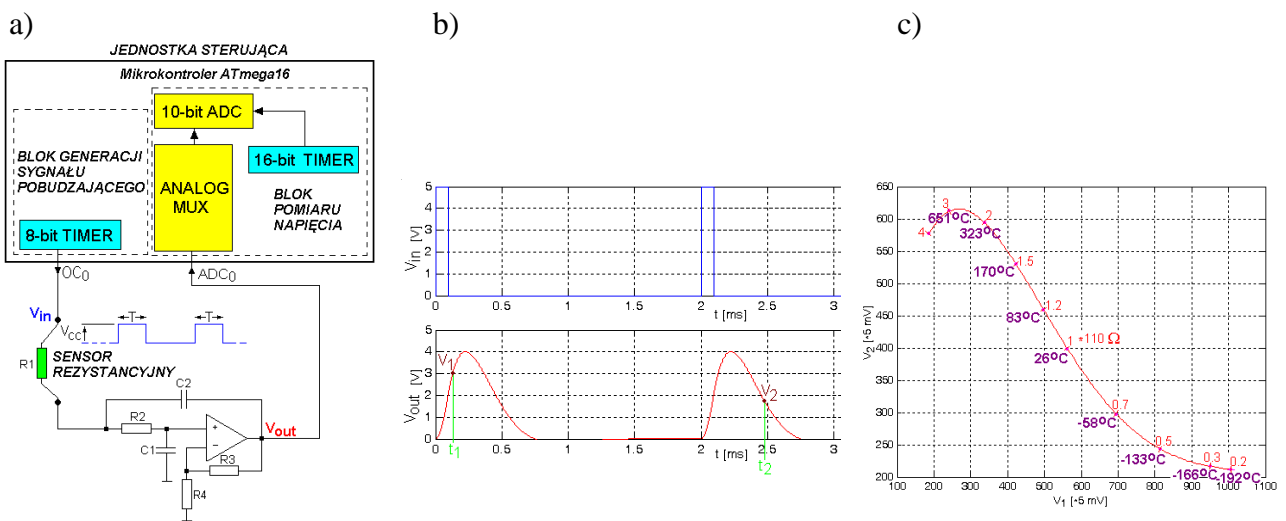
W kolejnych pracach [29, 31] zaprezentowano nowe rozwiązanie inteligentnego czujnika rezystancyjnego bazującego na mikrokontrolerze. Główna idea zaproponowanego

rozwiązania polega na założeniu, że sensor rezystancyjny (np. Pt100) jest jednym z elementów składowych filtra dolnoprzepustowego przetwornika A/C (rys. 12a).

Proponowane rozwiązanie cechuje się następującymi zaletami:

- układ pomiarowy jest prosty, co obniża koszty jego aplikacji,
- generacja pobudzenia i pomiar odpowiedzi filtra, czyli układu zawierającego sensor rezystancyjny, są realizowane wyłącznie przez mikrokontroler,
- możliwy jest pomiar temperatury takim układem nawet z rozdzielczością do 1°C jak wykazano w [29],
- czas trwania procedury pomiarowej jest krótki, a tym samym krótki czas pracy mikrokontrolera w trybie pełnej aktywności, co zdecydowanie wpływa na mniejsze zużycie energii przez system.

Predysponuje to przedstawione rozwiązanie do zastosowań w systemach pomiarowych zasilanych bateryjnie.



Rys. 12. a) Schemat blokowy inteligentnego czujnika rezystancyjnego bazującego na mikrokontrolerze, b) Przebiegi czasowe procedury pomiarowej, c) Krzywa identyfikacyjna rezystora  $R_1$  wyskalowana w wartościach temperatury i rezystancji

Procedura pomiaru, dla przykładu temperatury [29], obejmuje pobudzenie filtra dwoma impulsami prostokątnymi o zadanym czasie trwania oraz próbkowanie jego odpowiedzi czasowej (rys. 12b) tak, jak miało to miejsce w metodzie opisanej w publikacji [3]. Następnie na podstawie wartości pomierzonych próbek napięcia  $v_1$  i  $v_2$ , korzystając z krzywej identyfikacyjnej z naniesioną skalą temperatur (rys. 12c), wyznaczana jest wartość temperatury. Krzywa dla sensora rezystancyjnego, w tym przypadku rezystora  $R_1$  (rys. 12a), została wygenerowana na etapie przedtestowym dla założonych zmian wartości jego rezystancji przypisanych do mierzonych temperatur zgodnie z normą PN-EN 60751+A2.

W pracy [31] wykazano również, że za pomocą klasyfikatora neuronowego z dwucentrowymi funkcjami bazowymi można dokonywać nie tylko lokalizacji uszkodzeń w liniowych układach analogowych, ale także identyfikacji parametrycznej wybranych elementów tych układów, np. pełniących funkcje sensorów rezystancyjnych.

## 5. Omówienie pozostałych osiągnięć naukowo - badawczych

W projekcie badawczym KBN nr 8T10C 010 09 „Metody i urządzenia pomiarowe do komputerowo wspomaganey diagnostyki i testowania układów elektronicznych” zadaniu pt.: „Opracowanie mikrosystemów pomiarowych do wieloczęstotliwościowych pomiarów i analizy impedancji” zaimplementowano adaptacyjny algorytm pomiarowy bazujący na czterowektorowej metodzie pomiaru składowych immitancji w wirtualnym mierniku parametrów immitancyjnych. W języku C napisano oprogramowanie dla mikrokontrolera MB89625 firmy Fujitsu sterującego pracą miernika oraz korzystając ze środowiska programistycznego LabWindows/CVI opracowano panel wirtualny. Komunikacja między miernikiem immitancji a komputerem PC została zrealizowana na bazie emulowanego na porcie LPT komputera PC interfejsu SMI (obecnie standard SPI).

Na potrzeby projektu badawczego rozwojowego nr R01 026 01 „Opracowanie rodziny zaawansowanych urządzeń pomiarowych do spektroskopii impedancyjnej przeznaczonych do zastosowań w różnych dziedzinach nauki i techniki” zadanie pt.: „Badania i implementacja modułów komunikacji bezprzewodowej analizatora impedancji przystosowanych do pomiarów w terenie” opracowano bezprzewodowy rozproszony sensorowy system telemetryczny służący do zdalnego monitorowania stanu powłok antykorozyjnych w miejscach trudnodostępnych, np. stalowych konstrukcjach mostów. System złożony jest z modułów pomiarowych wykorzystujących do diagnostyki powłok spektroskopię impedancyjną. Komunikację pomiędzy modułami systemu zrealizowano bezprzewodowo na bazie standardu ZigBee i modułów komunikacyjnych ZIG-ZDM-A2 firmy MeshNetics. W koordynatorze sieci ZigBee zbudowanym z mikrokontrolera AT91SAM7S64 i kontrolera Ethernet ENC28J60 został zaimplementowany mikroserwer TCP/IP wraz z serwerem HTTP. Serwer ten pełni rolę bramki łączącej sieć ZigBee z siecią ethernetową oraz realizuje interfejs graficzny użytkownika (generacja stron WWW) służący do monitorowania i sterowania siecią sensorową. Rezultaty prac opisano w artykule: Czaja Z., Łukwiński Z, Wykorzystanie standardu ZigBee do budowy rozproszonego systemu do spektroskopii impedancyjnej obiektów w terenie, 2009, Metrologia dziś i jutro. Rozdział 4, Wyd. Politechnika Gdańska, Wydział Elektrotechniki i Automatyki, Gdańsk, s. 317-326.

W celu weryfikacji symulacyjnej i praktycznej metod diagnostycznych, opisanych w załączonym do oceny jednotematycznym cyklu publikacji, opracowano bibliotekę funkcji i skryptów (pliki typu M-file) dla środowiska Matlab, stanowisko rozwojowo-pomiarowe składające się z systemu rozwojowego (komputera PC, zintegrowanych środowisk programistycznych dla mikrokontrolerów i zestawu programatorów ISP), przyrządów pomiarowych i kompletu systemów docelowych zawierających badane obiekty. Każdy system docelowy zbudowany jest z części cyfrowej bazującej na mikrokontrolerze ATmega16 lub ATXmega32A4, czy PIC18F452 i aktualnie badanej części analogowej. Procedury pomiarowe i procedury klasyfikacji uszkodzeń metod diagnostycznych realizowane przez mikrokontrolery zostały napisane w języku ANSI C, z wyjątkiem metod przedstawionych w [3,4], dla których zaimplementowano je w języku assemblera AVR.

Pełniąc funkcję administratora sieci komputerowej w Ośrodku Informatycznym Politechniki Gdańskiej uczestniczono w pracach zespołu powołanego do oceny zagrożeń i możliwych skutków wywołanych przez „problem roku 2000” oraz do opracowania procedur ich rozwiązania. Wywiązując się z zadania webmastera strony Ośrodka Informatycznego, przeprowadzono akcję informacyjną skierowaną do użytkowników sieci komputerowej Politechniki Gdańskiej. W tym celu zgromadzono i przeanalizowano informacje dotyczące „problemu roku 2000”, na ich podstawie opracowano stronę internetową z informacjami o jego możliwych konsekwencjach i o wypracowanych przez zespół sposobach zapobiegania.

Krótkim podsumowaniem powyższych prac była publikacja: Porębski W., Czaja Z., Tlałka A., Problem roku 2000, 1999, Pismo PG, Politechnika Gdańska, nr 5 (53)/99, s. 10-11.

Obecnie prowadzone przeze mnie prace badawcze, będące kontynuacją przedstawionej do oceny tematyki, skoncentrowane są na trzech zadaniach:

- uogólnienie metody diagnostycznej [30] bazującej na zmodyfikowanych wzorach DFT polegające na przeniesieniu krzywych identyfikacyjnych w wielowymiarowe przestrzenie pomiarowe, jej implementacja w systemie sterowanym mikrokontrolerem i weryfikacja praktyczna. Rezultaty badań zawarto w publikacji pt. „Self-testing of analog parts terminated by ADCs based on multiple sampling of time responses” przyjętej do druku w czasopiśmie IEEE Transaction on Instrumentation and Measurement (11 publikacja w czasopiśmie indeksowanym w bazie ISI JCR, w tym 7 indywidualna),
- opracowanie metody diagnostycznej i testera BIST do testowania części analogowych elektronicznych systemów wbudowanych z wykorzystaniem cyfrowej magistrali testującej IEEE1149.1 (JTAG). Nowością metody jest to, iż układ badany pobudzany jest przez impuls prostokątny „formowany” na linii danych TDI magistrali JTAG, a odpowiedź układu badanego próbkowana jest przez sterowany przez tę magistralę przetwornik A/C SCANSTA476. Zatem układ BIST konfigurowany jest wyłącznie z kontrolera JTAG będącego integralną częścią np. mikrokontrolera sterującego systemem i z przetwornika A/C SCANSTA476. Wyniki prac opisano w artykule: Czaja Z., Bartosiński B., „Using an IEEE1149.1 test bus for fault diagnosis of analog parts of electronic embedded systems” wysłany (i zaakceptowany do wygłoszenia) na sympozjum IMEKO TC4, Barcelona, 18-19 lipca 2013 roku,
- realizacja układów BIST przeznaczonych do samo-testowania części analogowych elektronicznych systemów wbudowanych na bazie nowoczesnych mikrokontrolerów rodziny XMEGA. Mikrokontrolery te „wprowadzają nową jakość” do rozwiązań BISTów, gdyż posiadają dużo więcej urządzeń peryferyjnych i to o lepszych parametrach oraz większej funkcjonalności niż w starszych rozwiązaniach mikrokontrolerów. Przykładowo, mikrokontroler ATXmega32A4 posiada: pięć 16-bitowych liczników z funkcjami Output Compare i PWM, jeden 12-kanalowy, 12-bitowy przetwornik A/C bazujący na przetwarzaniu potokowym (mogący jednocześnie, z opóźnieniem jednego cyklu zegara taktującego A/C, mierzyć napięcia na czterech wejściach), 2-kanalowy, 12-bitowy przetwornik C/A, dwa analogowe komparatory z trybem okna. Jednakże z punktu widzenia metrologicznego, istotną zaletą mikrokontrolera jest to, iż zaimplementowano w nim 8-kanalowy system zdarzeń zapewniający bezpośrednią komunikację (przesyłanie sygnałów wyzwalań i synchronizacji) pomiędzy wszystkimi urządzeniami peryferyjnymi. Pierwszy indywidualny artykuł pt. „Realizacja samo-testowania części analogowych elektronicznych systemów wbudowanych z wykorzystaniem mikrokontrolerów rodziny XMEGA A” dotyczący tego zadania został wysłany na VI Kongres Metrologii, Kielce – Sandomierz, 19-22 czerwca 2013 roku (publikacja przyjęta do czasopisma Pomiary Automatyka Kontrola).

